

目 录

1 范围	1	3.1.24 无源阵列（埋入式）	5
1.1 目的	1	3.1.25 无源元器件（要素）	5
1.2 意图	1	3.1.26 无源网络（埋入式）	5
2 适用文件	1	3.1.27 印制板（PB）	5
2.1 IPC	1	3.1.28 印制电路	6
2.2 Joint Industry Standards	2	3.1.29 印制电路板	6
2.3 ASME	2	3.1.30 成品板	6
2.4 GEIA	2	3.1.31 生产在制板（PP）	6
2.5 JEDEC	2	3.1.32 成品印制板（PPB）	6
2.6 IEC	2	3.1.33 叠层导通孔 / 微导通孔	6
2.7 ISO7/IEC	2	3.1.34 温度差（ ΔT ）	6
3 总则	3	3.1.35 电容温度系数	6
3.1 术语和定义	4	3.1.36 电阻温度系数	6
3.1.1 有源器件	4	3.1.37 热膨胀不匹配	6
3.1.2 带电修整	4	3.1.38 热阻	6
3.1.3 电容量	4	3.2 技术综述	6
3.1.4 热膨胀系数	4	3.2.1 无源（电阻、电容、电感等）	8
3.1.5 器件	4	3.2.2 有源（晶体管、内存、半导体等）	9
3.1.6 分立元器件	4	3.3 埋入式（放置）技术	10
3.1.7 埋入式有源元器件（器件）	4	3.3.1 无源（电阻、电容、电感等）	10
3.1.8 埋入式元器件	4	3.3.2 有源（三极管、内存、半导体等）	10
3.1.9 埋入式元器件（放置）	4	3.4 材料要求	11
3.1.10 埋入式元器件（成形）	4	3.4.1 安装材料	11
3.1.11 埋入式元器件基础芯（ECBC）	4	3.4.2 元器件成形材料	12
3.1.12 埋入式元器件板子组件（ECBA）	4	3.4.3 连接材料	12
3.1.13 埋入式元器件印制板（ECPB）	4	3.4.4 灌封材料	12
3.1.14 埋入式元器件基板	4	3.5 成本分析	12
3.1.15 埋入式基板测试	4	3.5.1 制造和生产成本建模	13
3.1.16 埋入式无源材料片	4	3.5.2 受埋入式元器件影响的生命周期成本	14
3.1.17 埋入式无源元件（器件）	4	3.6 产品安全设计考虑	15
3.1.18 埋入式基板	5	3.7 案例研究和决策	15
3.1.19 面向下键合	5	3.7.1 通用案例研究	15
3.1.20 面向上键合	5	3.7.2 埋入式元器件的情景	16
3.1.21 集成无源元器件	5	4 元器件考量	16
3.1.22 安装基础	5	4.1 总要求	16
3.1.23 多层印制板（非优先术语，“多层印刷 电路板”）	5	4.1.1 元件健壮性评估	16
		4.1.2 测试方法关联性	17
		4.1.3 确定应放置的值	17

4.2	元器件预处理	17	6.4.4	面朝上微导通孔界面	42
4.2.1	无源元器件问题	17	6.4.5	晶粒保护方法	43
4.2.2	半导体晶粒问题	17	6.5	组合工艺的考虑	43
4.2.3	表面再分配	17	6.5.1	混合元器件类型	44
4.3	后制程确认	18	6.5.2	放置和成形的组合	44
4.4	已知合格晶粒	18			
5 材料		19	7 安装基础或板子叠层考量		44
5.1	有机树脂	19	7.1	安装基础	44
5.1.1	多层 PCB 叠层设计	20	7.2	放置器件的表面处理	44
5.1.2	选择相对介电常数	20	7.2.1	化学镍 / 浸金 (ENIG)	44
5.2	无机产品	20	7.2.2	化学镍 / 化学钯 / 浸金 (ENEPIG)	45
5.3	导体特性 (铜箔 / 膜)	20	7.2.3	有机可焊性保护剂 (OSP)	45
5.4	元器件成形材料	21	7.2.4	电解镍 / 电解金	45
5.4.1	埋入式无源元器件选择准则	21	7.2.5	直接浸金 (DIG)	45
5.4.2	成形电阻	21	7.2.6	浸银	45
5.4.3	厚膜电阻成本和性能	22	7.2.7	浸锡	45
5.4.4	片状薄膜型电阻要素	28	7.2.8	铜	45
5.4.5	埋入式电容	31	7.3	电容元器件形成工艺	45
5.4.6	成形电感	34	7.3.1	平面电容	45
5.4.7	成形有源元器件	37	7.3.2	平面层分离	46
5.5	粘合剂 (导电的 / 非导电的)	37	7.3.3	分立成形电容要素	46
5.5.1	聚合物粘合剂	38	7.4	元器件连接工艺	46
5.5.2	干膜粘合剂	38	7.5	电介质封装	47
5.6	焊料和其他连接材料	38	7.5.1	增强预浸材料	48
5.7	电镀材料性质 (连接应用的特性)	39	7.5.2	非增强树脂	49
5.7.1	电极表面处理兼容性	39	7.5.3	树脂包覆铜 (RCC)	50
6 埋入式元器件的工艺特性		39	7.6	导通孔准备与互连	50
6.1	成形无源元器件	39	7.7	附加层和孔预处理	51
6.1.1	公差能力评估	39	7.8	埋入结构描述	55
6.2	成形有源元器件	40	7.8.1	埋入式结构类型 A	56
6.3	放置无源器件	40	7.8.2	埋入式结构类型 B	60
6.3.1	形状配置	40	7.8.3	埋入式结构类型 C	63
6.3.2	电极金属化	41	7.8.4	埋入式结构类型 D	67
6.3.3	埋入的形状和结构考虑	41	7.8.5	埋入式结构类型 E	71
6.3.4	电极耐受性	41	7.8.6	结构类型 F1 的工艺参数, 埋入芯技术	74
6.3.5	元器件侵入	41	8 设计方法		77
6.4	放置有源元器件	41	8.1	电路总体考虑	77
6.4.1	连接技术	42	8.1.1	内部器件安装	80
6.4.2	倒装芯片连接	42	8.1.2	外部器件安装	80
6.4.3	金 - 金界面 (GGI)	42	8.1.3	电路接口	81
			8.1.4	内部分立散热器	81

图 5-5	PTF 电阻的主要特征	24	图 7-2	埋入式元器件印制板组件, 2-6-2 结构	48
图 5-6	阻值增加的调整	24	图 7-3	微导通孔端接的无源元器件	51
图 5-7	对于 PTF 印刷的连接盘几何图形补偿	24	图 7-4	放置无源元器件, 其镀铜端子直接连接 微导通孔端子	51
图 5-8	蛇形配置的电阻要素	25	图 7-5	在埋入式元器件基础芯中成形的电阻和 电容	51
图 5-9	10 欧姆蛇形电阻脚位, 每平方 250 欧姆, 0.5mm[0.020in] 间隔	25	图 7-6	为埋入式元器件基础芯的安装基础结构 案例	52
图 5-10	印刷和炉子固化顺序	26	图 7-7	印制板制造和组装术语 - 从设计到成品	53
图 5-11	激光修整示例	26	图 7-8	在埋入式元器件板组装密度可行性研究前 的设计布局步骤	54
图 5-12	传统的 ECPB 层压工艺顺序	27	图 7-9	放置无源元器件在一侧的 A1 基础芯示例	57
图 5-13	逆向 ECPB 层压工艺顺序	27	图 7-10	A1 工艺流程图	57
图 5-14	薄膜电阻成形工艺	28	图 7-11	在一侧有放置有源元器件的 A2 基础芯 示例	58
图 5-15	由均匀宽度的铜和电阻要素串联耦合的 电阻布局	29	图 7-12	A2 工艺流程	58
图 5-16	电阻要素隔离最大化, 使得钻孔作业时 可能的物理应力损伤最小	29	图 7-13	在一侧具有放置无源和有源元器件的 A3 基础 芯示例	59
图 5-17	电阻长度限定	30	图 7-14	A3 工艺流程	59
图 5-18	电阻宽度限定	30	图 7-15	在两侧有放置无源元器件 B1 基础芯示例	60
图 5-19	接地层中的电阻案例	31	图 7-16	B1 工艺流程	60
图 5-20	平面电容示例	31	图 7-17	在两侧带有放置有源元器件的 B2 基础芯 示例	61
图 5-21	电源和接地层界面	32	图 7-18	B2 工艺流程图	61
图 5-22	分区平面电容	33	图 7-19	在两侧带有放置无源和有源元器件的 B3 基础 芯示例	62
图 5-23	成形的分立电容要素	33	图 7-20	B3 工艺流程图	62
图 5-24	带有印制银电极的印制电容要素	34	图 7-21	安装基础内带有成形无源器件, 在一侧带 有放置无源元器件的 C1 基础芯示例	64
图 5-25	蚀刻后螺旋电感图形	35	图 7-22	C1 工艺流程	64
图 5-26	螺旋电感设计指导	35	图 7-23	安装基础内带有成形无源元器件以及在一侧有 放置有源元器件的 C2 基础芯示例	65
图 5-27	螺旋电感形状变化	36	图 7-24	C2 工艺流程	65
图 5-28	软件工具可改善电感设计	36	图 7-25	安装基础内带有成形无源元器件以及在一侧 有放置无源和有源元器件的 C3 基础芯示例	66
图 5-29	取决于应用, 晶粒连接液状银环氧树脂, 可用标准针头分配或用喷射来进行沉积	37	图 7-26	C3 工艺流程	66
图 5-30	“放置”埋入无源器件连接方法的比较	39	图 7-27	安装基础内带有成形无源元器件以及在两侧 有放置无源元器件的 D1 基础芯示例	68
图 6-1	电介质上印制的“有源”元器件	40	图 7-28	D1 工艺流程	68
图 6-2	微型电阻的外形尺寸	40	图 7-29	安装基础内带有成形无源元器件以及在两侧有 放置有源元器件的 D2 基础芯示例	69
图 6-3	陶瓷基电阻要素	41	图 7-30	D2 工艺流程	69
图 6-4	半导体晶粒要素	41			
图 6-5	面向上半导体界面通常的端子变化	42			
图 6-6	为埋入式半导体安装的金 - 金界面 (GGI)	42			
图 6-7	面向上安装的半导体, 带有实心镀铜微 导通孔界面	43			
图 6-8	成形螺旋电感图案	44			
图 6-9	成形分立电容	44			
图 7-1	图案印刷的分立电容要素工艺流程	46			

表 7-4	满足组装暴露的非 FR-4 材料性质示例 ...	49
表 7-5	树脂包覆铜的要求识别	50
表 7-6	埋入式元器件基础芯说明	56
表 7-7	F1 和 F2 埋入式元器件基础芯描述	74
表 8-1	决策一般规则	83
表 8-2	埋入设计外包模式类型	84
表 8-3	预浸材料类型和厚度指南（尺寸单位 1/1000 英寸）	89
表 8-4	抑制 EMI/RFI 的关键设计措施（数据来源： NEXLOGIC 技术）	91
表 8-5	焊料合金成分选择	93
表 8-6	连接材料属性比较	93
表 8-7	粘合剂材料属性比较数据来源：AI 技术 ...	95
表 8-8	铜重和厚度	97
表 8-9	外层额定载流能力	97
表 8-10	内层额定载流能力	98
表 8-11	文件分段和功能要求	106
表 9-1	产品类别	110
表 9-2	工艺鉴定建议	111
表 9-3	埋入基础芯维修和修改建议	113
表 10-1	终端使用环境下的加速测试	116
表 10-2	温度循环要求，在强制条件内的强制和 优选测试参数	117